



2681
JFC
5/16

PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Junichi KOKUDO

Appln. No.: 09/721,959

Group Art Unit: 2681

Confirmation No.: 3595

Examiner: Unknown

Filed: November 27, 2000

For: HIGH SPEED TIMESLOT ASSIGNMENT UNIT AND METHOD FOR A TDMA
COMMUNICATION SYSTEM

RECEIVED

APR 18 2001

Technology Center 2600

SUBMISSION OF PRIORITY DOCUMENT

Commissioner for Patents
Washington, D.C. 20231

Sir:

Submitted herewith is a certified copy of the priority document on which a claim to priority was made under 35 U.S.C. § 119. The Examiner is respectfully requested to acknowledge receipt of said priority document.

Respectfully submitted,

J. Frank Osha
Registration No. 24,625

SUGHRUE, MION, ZINN,
MACPEAK & SEAS, PLLC
2100 Pennsylvania Avenue, N.W.
Washington, D.C. 20037-3213
Telephone: (202) 293-7060
Facsimile: (202) 293-7860

Enclosures: Japanese 11-336763

Date: April 17, 2001

OK to Enter

R.V



日本国特許庁

PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

1999年11月26日

RECEIVED

出願番号

Application Number:

平成11年特許願第336763号 Technology Center 2600

願人

Applicant(s):

日本電気株式会社

APR 18 2001

SEARCHED
INDEXED
COPY DOCUMENT
SEARCHED
INDEXED
COPY DOCUMENT

2000年 9月22日

特許庁長官
Commissioner,
Patent Office

及川耕造

出証番号 出証特2000-3076787

【書類名】 特許願
【整理番号】 49230039
【提出日】 平成11年11月26日
【あて先】 特許庁 長官殿
【国際特許分類】 H04J 3/00
【発明者】
【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内
【氏名】 國土 順一
【特許出願人】
【識別番号】 000004237
【氏名又は名称】 日本電気株式会社
【代理人】
【識別番号】 100105511
【弁理士】
【氏名又は名称】 鈴木 康夫
【選任した代理人】
【識別番号】 100109771
【弁理士】
【氏名又は名称】 白田 保伸
【手数料の表示】
【予納台帳番号】 055457
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9711687
【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 高速スロット割当方法及び方式

【特許請求の範囲】

【請求項1】 T DMA方式またはT DMA/T DD方式の無線基地局におけるスロット割当方法において、

送受信データのスロットの割当要求時に、スロットの割当制御データを生成して記憶するデータテーブルと、前記割当制御データのアドレスのポインタ値を記憶するポインタテーブルとを用いて、送受信時及び端末局へのスロット割当情報生成時に前記ポインタテーブルを参照してポインタ順に前記データテーブルの割当制御データを読み出すことにより、送受信データの送受信の順序制御を行うことを特徴とする高速スロット割当方法。

【請求項2】 データテーブルに記憶される割当制御データには、各スロット割当単位毎に、少なくとも割当先の端末アドレス、基地局の送受信データのデータ格納メモリのアドレス先頭位置および割当スロット数を含むことを特徴とする請求項1記載の高速スロット割当方法。

【請求項3】 ポインタテーブルに記憶されるデータは、あらかじめ定められたT DMAスロットの割当法則に従って順番付けられたデータテーブルのアドレスのポインタ値であり、前記ポインタ値はT DMAスロットの割当どおりの順序に読み出されることを特徴とする請求項1又は2記載の高速スロット割当方法。

【請求項4】 T DMA方式またはT DMA/T DD方式の無線基地局における高速スロット割当方式において、

送受信データのスロットの割当要求を送受信するスロット割当受付部と、スロットの割当制御データを生成して出力する割当制御データ生成部と、前記割当制御データを記憶するデータテーブルと、前記データテーブルに記憶された前記割当制御データのアドレスのポインタ値を記憶するポインタテーブルと、前記データテーブルへの割当制御データの記憶時に当該割当制御データを解析して割当制御データの記憶アドレスのポインタ値を生成して前記ポインタテーブルに記憶するとともに、送受信時及び端末局へのスロット割当情報生成時に前記ポインタ

ーブルを参照してポインタ順に前記データテーブルから前記割当制御データを読み出しスロットを割り当てる送受信データの送受信の順序制御を行う順序制御部とを有することを特徴とする高速スロット割当方式。

【請求項5】 基地局の送受信データのデータ格納メモリを有し、割当制御データ生成部は、各スロット割当単位毎に、少なくとも割当先の端末アドレス、データ格納メモリのアドレス先頭位置および割当スロット数を含む割当制御データを生成することを特徴とする請求項4記載の高速スロット割当方式。

【請求項6】 順序制御部は、あらかじめ定められたT D M Aスロットの割当法則に従って順番付けられたデータテーブルのアドレスのポインタ値をポインタテーブルに記憶し、T D M Aスロットの割当どおりの順序で前記ポインタ値を読み出すことを特徴とする請求項4又は5記載の高速スロット割当方式。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】

本発明は、T D M A方式またはT D M A／T D D方式の無線基地局における高速スロット割当に関し、特に、順序制御構成を設けた高速スロット割当方法及び方式に関する。

【0002】

【従来の技術】

従来のスロット割当方式を図6を参照して説明する。従来のスロット割当方式は、スロット割当受付部61と、スロット割当計数部62と、割当制御データ生成及び順序制御部63とからなるスロット割当制御部64と、割当テーブル65とから構成されている。

【0003】

スロット割当受付部61は、割当条件を示す情報および割当要求信号を受け取り、スロット割当計数部62において割当余裕を確認して割当応答を送出すると共に、割当制御データ生成及び順序制御部63へ割当命令を送出する。

【0004】

割当制御データ生成及び順序制御部63は、割当命令を受け取り、ここで送信

すべきフレームの順序になるよう割当テーブル65に割当制御データを書き込む。

【0005】

【発明が解決しようとする課題】

従来のスロット割当方式においては、割当制御データ生成及び順序制御部63において、スロット割当順序の並び替えにメモリスワップによる並び替え等を行う等、割当制御データの並び替えも含めた処理を行う構成をとっていたため、処理が非常に複雑となり、ハードウェアで構成することが非常に困難であるという問題があった。

【0006】

また、割当制御データ生成および順序制御部63をたとえハードウェアで構成しても、順序制御のための複雑な論理回路が必要となり、高速処理を行うことが不可能であるという点でも問題があった。

【0007】

（発明の目的）

本発明の目的は、順序制御部を独立に設けてハードウェア化し、高速処理を可能とする高速スロット割当方法及び方式を提供することにある。

【0008】

本発明の他の目的は、伝送データが可変長かつ高速な通信システムに対しても、高速にスロット割当を行うことができる高速スロット割当方法及び方式を提供することにある。

【0009】

【課題を解決するための手段】

本発明は、TDMAフレームを微細なスロットに分割し、送信または受信すべき単位データを複数のスロットに割り当て、またその割り当てスケジューリングを伝送信号の到着に応じて行う、デマンドアサイン型のダイナミックTDMA方式またはダイナミックTDMA/TDD方式の無線基地局装置において、伝送データが可変長かつ高速な通信システムに対しても、高速にスロット割当を行うことのできる方式を実現したことを特徴としている。つまり、

本発明の高速スロット割当方法は、T D M A 方式またはT D M A / T D D 方式の無線基地局におけるスロット割当方法において、送受信データのスロットの割当要求時に、スロットの割当制御データを生成して記憶するデータテーブルと、前記割当制御データのアドレスのポインタ値を記憶するポインタテーブルとを用いて、送受信時及び端末局へのスロット割当情報生成時に前記ポインタテーブルを参照してポインタ順に前記データテーブルの割当制御データを読み出すことにより、送受信データの送受信の順序制御を行うことを特徴とする。また、データテーブルに記憶される割当制御データには、各スロット割当単位毎に、少なくとも割当先の端末アドレス、基地局の送受信データのデータ格納メモリのアドレス先頭位置および割当スロット数を含むこと、更に、ポインタテーブルに記憶されるデータは、あらかじめ定められたT D M A スロットの割当法則に従って順番付けられたデータテーブルのアドレスのポインタ値であり、前記ポインタ値はT D M A スロットの割当どおりの順序に読み出されることを特徴とする。

【0010】

本発明の高速スロット割当方式は、T D M A 方式またはT D M A / T D D 方式の無線基地局における高速スロット割当方式において、送受信データのスロットの割当要求を送受信するスロット割当受付部と、スロットの割当制御データを生成して出力する割当制御データ生成部と、前記割当制御データを記憶するデータテーブルと、前記データテーブルに記憶された前記割当制御データのアドレスのポインタ値を記憶するポインタテーブルと、前記データテーブルへの割当制御データの記憶時に当該割当制御データを解析して割当制御データの記憶アドレスのポインタ値を生成して前記ポインタテーブルに記憶するとともに、送受信時及び端末局へのスロット割当情報生成時に前記ポインタテーブルを参照してポインタ順に前記データテーブルから前記割当制御データを読み出しスロットを割り当てる送受信データの送受信の順序制御を行う順序制御部とを有することを特徴とする。また、基地局の送受信データのデータ格納メモリを有し、割当制御データ生成部は、各スロット割当単位毎に、少なくとも割当先の端末アドレス、データ格納メモリのアドレス先頭位置および割当スロット数を含む割当制御データを生成すること、及び、順序制御部は、あらかじめ定められたT D M A スロットの割当

法則に従って順番付けられたデータテーブルのアドレスのポインタ値をポインタテーブルに記憶し、TDMAスロットの割当どおりの順序で前記ポインタ値を読み出すことを特徴とする。

【0011】

具体的には、CPU、データ格納メモリ、メモリ制御部、スロット割当制御部を備え、スロット割当制御部は、スロット割当受付部と、スロット割当計数部と、割当制御データ生成部と、データテーブルと、ポインタテーブルと、順序制御部とから構成され、

スロット割当受付部は、割当条件を示す情報及び送信または受信すべきデータについて信データの蓄積等によるスロット割当の要求信号をCPU及びメモリ制御部より受け取り、スロット割当計数部において割当条件にもとづく必要スロット数を計算した上、スロット割当の余裕を確認して、余裕がある場合は割当制御データ生成部に割当命令を送出し、割当制御データ生成部は、データの送受信に必要なスロット割当情報を割当制御データとして生成し、前記割当制御データをデータテーブルに記憶し、順序制御部は、前記データテーブルに記憶された前記割当制御データのアドレスのポインタ値をポインタテーブルに記憶し、送受信時及び端末局へのスロット割当情報生成時に前記ポインタテーブルを参照してポインタ順に前記データテーブルの割当制御データを読み出し、割当制御データのスロット割当情報に従って、データ格納メモリから送出すべきデータを取り出して送信し、またデータ格納メモリに対して受信データの蓄積を行うと共に、制御用スロットを使用して端末局にスロット割当情報を知らせる送受信データの送受信の順序制御を行う。

【0012】

(作用)

割当制御データを記憶したデータテーブルを、ポインタテーブルからのポインター値により参照するように構成して、スロット割当順序の並び替えに割当制御データ自体のメモリスワップによる並び替え等を行う必要をなくし、可変長で高速なデータに対しても、高速なスロット割当を可能とする。また、データテーブルおよびポインタテーブルによる順序制御を行う構成により、データテーブルお

およびポインタテーブル等をハードウェアで構成することを可能とし一層の高速化を可能とする。

【0013】

【発明の実施の形態】

次に、本発明の高速スロット割当方法及び方式の一実施の形態について説明する。

【0014】

(構成の説明)

図1は、TDMAフレームを微細なスロットに分割し、送信または受信すべき単位データを複数のスロットに割り当て、またその割り当てスケジューリングを伝送信号の到着に応じて行う、デマンドアサイン型のダイナミックTDMA方式またはダイナミックTDMA/TDD方式の無線基地局装置において適用される本実施の形態の全体構成を示す図であり、スロット割当制御部を用いて構成するTDMA/TDDスケジューリングおよびフレーミング機能の全体構成を示す図である。

【0015】

バスにそれぞれ接続されたスロット割当制御部11と、TDMA/TDDフレーミング部12と、メモリ制御部13と、データ格納メモリ14と、CPU15と、ROM16と、RAM17とから構成される。各部の機能概要は以下のとおりである。

【0016】

CPU15は、ソフトウェアプログラムにより動作し、メモリ制御、TDMA/TDDのスケジューリング、フレーミング及びスロット割当要求等を行う。

【0017】

ROM16は、上記ソフトウェアプログラムが格納されており、CPU15でのプログラムの実行に合わせて読み出される。また、RAM17は上記ソフトウェアプログラムを実行する際の実行領域として使用されるメモリである。

【0018】

データ格納メモリ14はハードウェアメモリで構成され、端末へ送信するデータ

タおよび端末から受信したデータを蓄積するメモリである。

【0019】

メモリ制御部13はハードウェアで構成され、端末へ送信するデータおよび端末から受信したデータのデータ格納メモリ14に対する書き込み及び読み出しを行うためのメモリ制御を行う。

【0020】

スロット割当制御部11は、ハードウェアで構成され、送信または受信すべきデータについてスロット割当の要求信号をメモリ制御部13およびCPU15より受け取り、スロット割当を行い、送受信のTDMA動作を制御する情報および端末局に割当を知らせる情報をTDMA/TDDフレーミング部12へ送出する。

【0021】

TDMA/TDDフレーミング部12はハードウェアで構成され、スロット割当制御部11で生成された後述のポインタテーブルから、データテーブルを参照して、スロット割当情報を端末局へ通知するとともに、スロット割当情報によりモデム部へのTDMA/TDDの送受信の制御動作を行う。

【0022】

図2は、図1に示すスロット割当制御部11の詳細な構成を示す図である。図2において、スロット割当受付部21は、図1に示すCPU15から割当条件を示す情報を受け取り、メモリ制御部13から送信データの蓄積に基づく送信の割当要求信号を受け取り、また、CPU15から受信の割当要求信号を受け取り、前記割当条件にもとづく必要スロット数を計算した上、割当スロット数を計数しスロット割当数を管理しているスロット割当計数部22においてスロット割当の余裕を確認して、余裕がある場合は割当要求を受け付けたことを示す割当応答を送出すると共に、割当制御データ生成部23へ割当命令を送出する。

【0023】

割当制御データ生成部23は、前記割当命令を受け取り、必要スロット数、該当するデータのデータ格納メモリのアドレス等を含む割当制御データを生成して蓄積しておき、これを順序制御部24に対する開始タイミングの開始合図により

データテーブル26へ転送する。

【0024】

順序制御部24は、開始タイミングの開始合図によって転送されたデータテーブル26の情報を解析し、あらかじめ定められたTDMAスロットの割当法則に従って、データテーブル26のアドレスを示すアドレスポインタを並べたポインタテーブル25を生成する。ポインタテーブル25は、データテーブル26とともに基地局の送受信制御と端末局へのスロット割当情報の生成に使用される。

【0025】

データテーブル26は、各スロット割当単位毎に、割り当てる情報のタイプ、割当先の端末アドレス、基地局から送信すべき図1のデータ格納メモリ14のアドレス先頭位置および割当スロット数を含むように構成される。データテーブル26は、順序制御部24によるポインタテーブル25の作成時と、TDMA/TDDフレーミング部12による実際の送受信制御と端末局へのスロット割当情報生成時に読み出される。

【0026】

ポインタテーブル25は、順序制御部24により、あらかじめ定められたTDMAスロットの割当法則に従って順番付けられ、データテーブル26のアドレスをポインタ値として書きこまれ、TDMAスロットの割当どおりの順序にポインタ値を取り出すことのできるよう構成される。

【0027】

以上詳細に実施の形態の構成を述べたが、図1に示すCPU15、RAM17およびROM16等のハードウェア、メモリ制御部13、データ格納メモリ14およびTDMA/TDDフレーミング部12は、当業者にとってよく知られており、また本発明とは直接関係ないので、その詳細な構成は省略する。

【0028】

また、スロット割当制御部11は、全体をハードウェアで構成する例で説明したが、一部ソフトウェアで構成しても順序制御部24、データテーブル26およびポインタテーブル25をハードウェアで構成することが可能であり、従来の構成より高速処理が実現可能である。

【0029】

(動作の説明)

次に、図2に示すスロット割当制御部の動作を図3に示すフローチャートを使用して説明する。図3 (a) はスロット割当要求受付制御のフローチャートを示す図であり、図3 (b) はスロット割当順序制御のフローチャートを示す図である。

【0030】

図3 (a) に示すスロット割当要求受付制御においては、割当要求がスロット割当受付部21に与えられると (s1、2) 、スロット割当計数処理 (s3) によりスロット割当の余裕を確認し、余裕があれば (s4、5) 割当要求を受け付ける (s6) と共に、割当制御データ生成部23で割当制御データの生成を行い、各スロット割当単位毎に、割当制御データとして、割り当てる情報のタイプ、割当先の端末アドレス、基地局から送信すべきデータのデータ格納メモリの先頭位置および割当スロット数等を蓄積する (s7)。

【0031】

また、図3 (b) に示すスロット割当順序制御においては、順序制御の開始タイミング (s8、9) の信号をもとに、上記スロット割当要求受付制御により生成した前記割当制御データを、例として図4に示すようなデータテーブルへ転送し (s10) 、順序制御部24によりデータテーブル26にある割当制御データをあらかじめ定められたTDMAフレーム構築の法則に従い、割当順に送出できるよう、例として図5に示すようなポインタテーブル25に割当順にデータテーブル26のアドレスのポインタ値として書き込む (s11)。この動作を順序制御の終了まで繰り返す (s12、13)。

【0032】

ここで、ポインタテーブル25としては、TDMAの割当どおりの順序にポインタ値が並ぶよう、ポインタ値を挿入して、挿入点以下のポインタ値をすべて後ろにシフトする、シフトレジスタを使用する等により構成できる。

【0033】

以上のようにスロット割当制御部におけるスロット割当順序の並び替えにおい

て、データテーブルおよびポインタテーブルによる順序制御を行う構成としたことにより、割当制御データを記憶したデータテーブルを、ポインタテーブルからのポインター値により参照することにより、割当制御データを読み出し、TDM A/TDDフレーミング部は、その割当制御データのスロット割当情報に従ってメモリ制御部へデータ転送要求を送出し、データ格納メモリから送出すべきデータを取り出して送信し、またデータ格納メモリに対して受信すべきデータの蓄積を行うと共に、制御用スロットを使用して端末局にスロット割当情報を知らせる。この場合、送信または受信すべきデータが可変長で高速なデータであっても、スロット割当が可能である。本方式により順序制御をハードウェアで構成することが容易となり高速動作が実現できる。

【0034】

【発明の効果】

本発明によれば、スロットの割当制御データを生成して記憶するデータテーブルと、前記割当制御データのアドレスのポインタ値を記憶するポインタテーブルとを用いて、送受信時及び端末局へのスロット割当情報生成時に前記ポインタテーブルを参照してポインタ順に前記データテーブルの割当制御データを読み出す順序制御を行う構成とすることにより、スロット割当順序の並び替えにおいて、割当制御データ自体のメモリスワップによる並び替えを行う必要がないから、ハードウェアによる構成が容易であり、可変長で高速なデータに対しても、高速なスロット割当が可能となり、動的かつ柔軟なスロット割当制御が可能であり、スロット利用効率を高めることが可能である。

【0035】

また、順序制御の開始のタイミングによりデータテーブルおよびポインタテーブルの生成タイミングを制御することが可能であり、最終的なスロット割当に必要となるポインタテーブルの生成及び読み出しタイミングを容易に制御でき、その結果、スロット割当要求から実際のデータ送信までの遅延時間を少なくすることが可能である。

【図面の簡単な説明】

【図1】

本発明の一実施の形態の全体構成を示す図である。

【図2】

本実施の形態のスロット割当制御部の詳細ブロックを示す図である。

【図3】

スロット割当制御部のデータテーブルの記憶情報の例を示す図である。

【図4】

スロット割当制御部のポインタテーブルの記憶情報の例を示す図である。

【図5】

スロット割当制御部の処理フローを示す図である。

【図6】

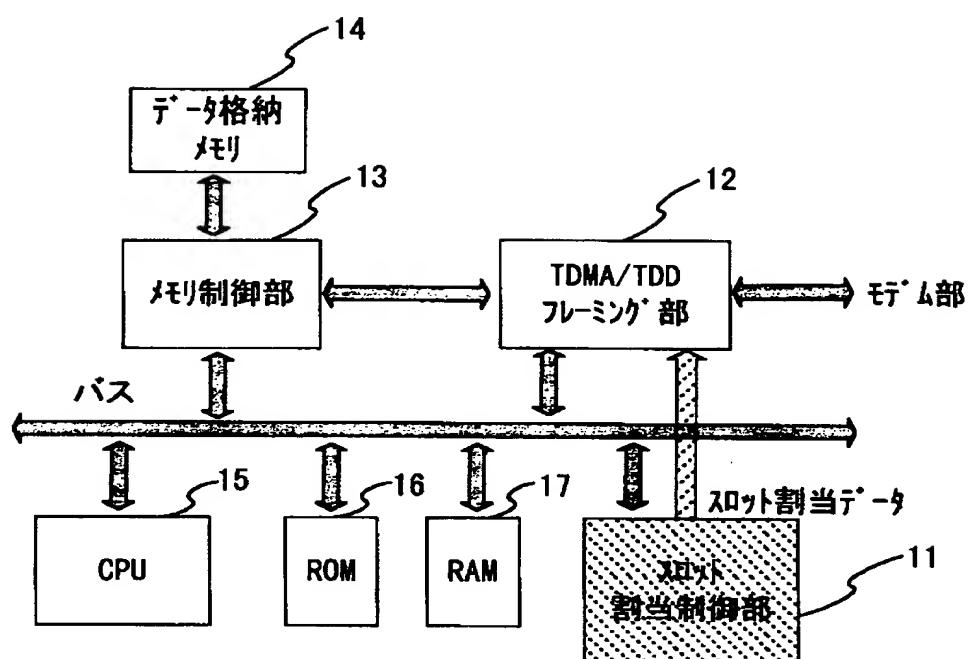
従来のスロット割当方式を示す図である。

【符号の説明】

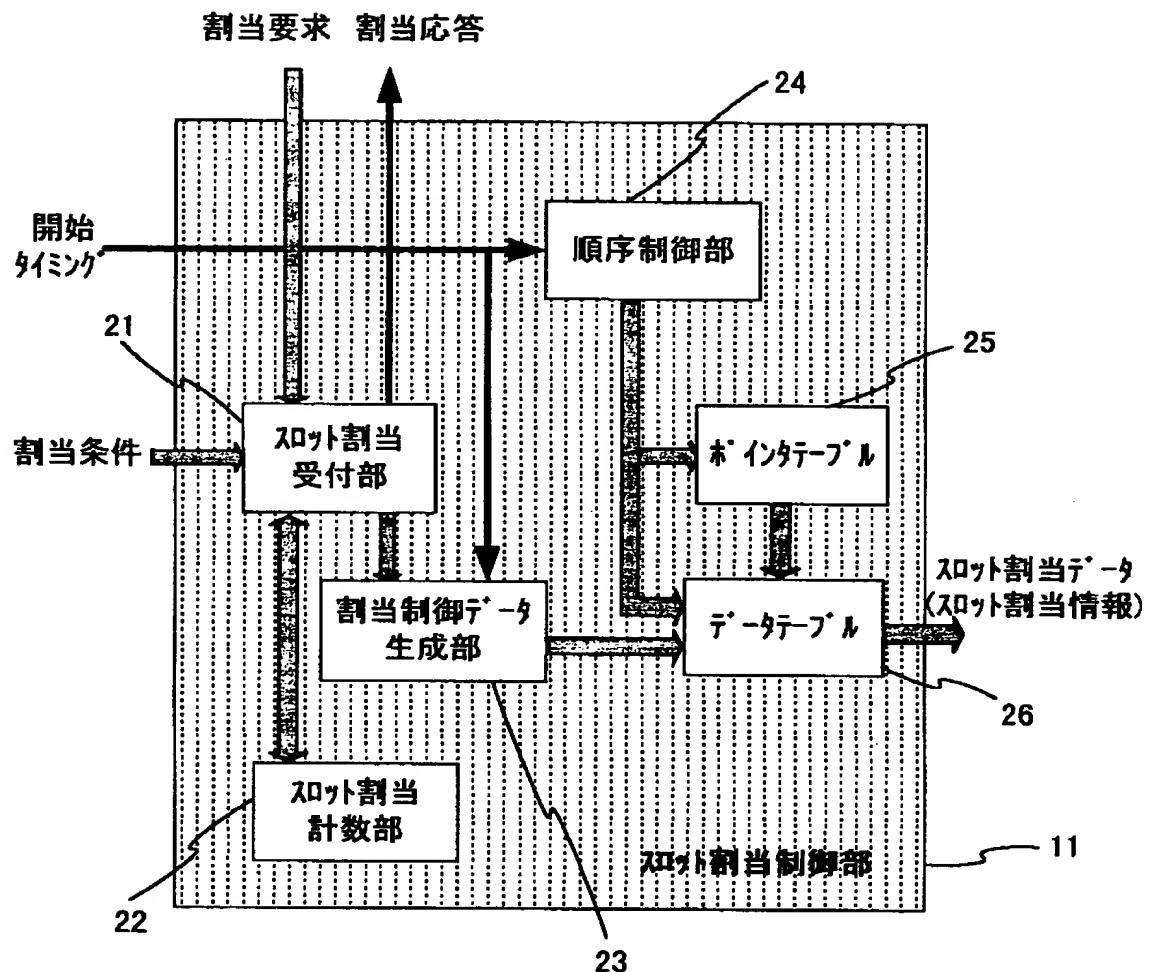
- 1 1、6 4 スロット割当制御部
- 1 2 T DMA/T DDフレーミング部
- 1 3 メモリ制御部
- 1 4 データ格納メモリ
- 1 5 C P U (中央処理装置)
- 1 6 R O M
- 1 7 R A M
- 2 1、6 1 スロット割当受付部
- 2 2、6 2 スロット割当計数部
- 2 3 割当制御データ生成部
- 2 4 順序制御部
- 2 5 ポインタテーブル
- 2 6 データテーブル
- 6 3 割当制御データ生成及び順序制御部
- 6 5 割当テーブル

【書類名】 図面

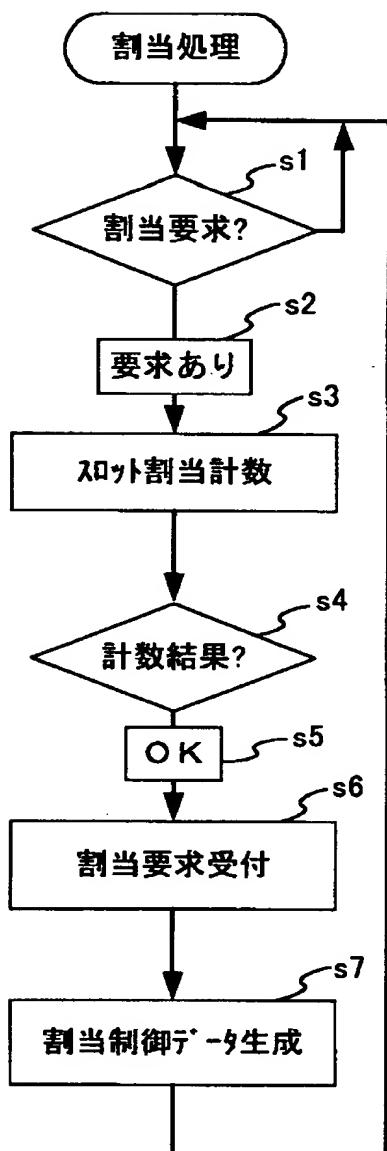
【図1】



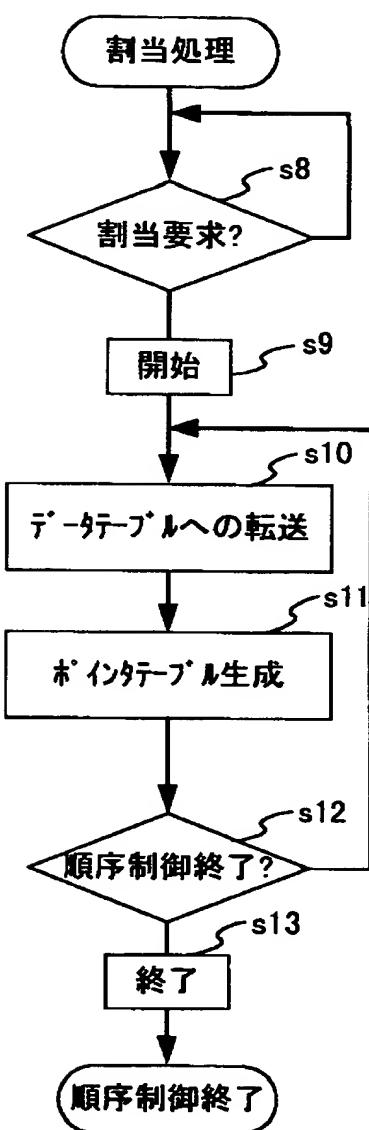
【図2】



【図3】



(a)



(b)

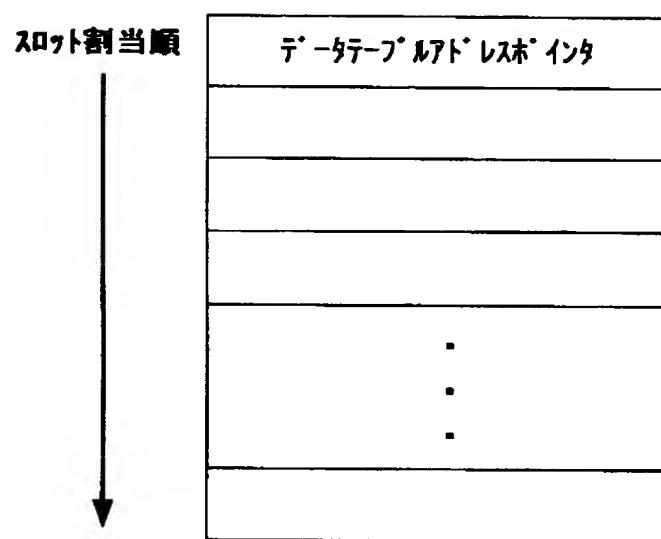
【図4】

データテーブル
アドレス

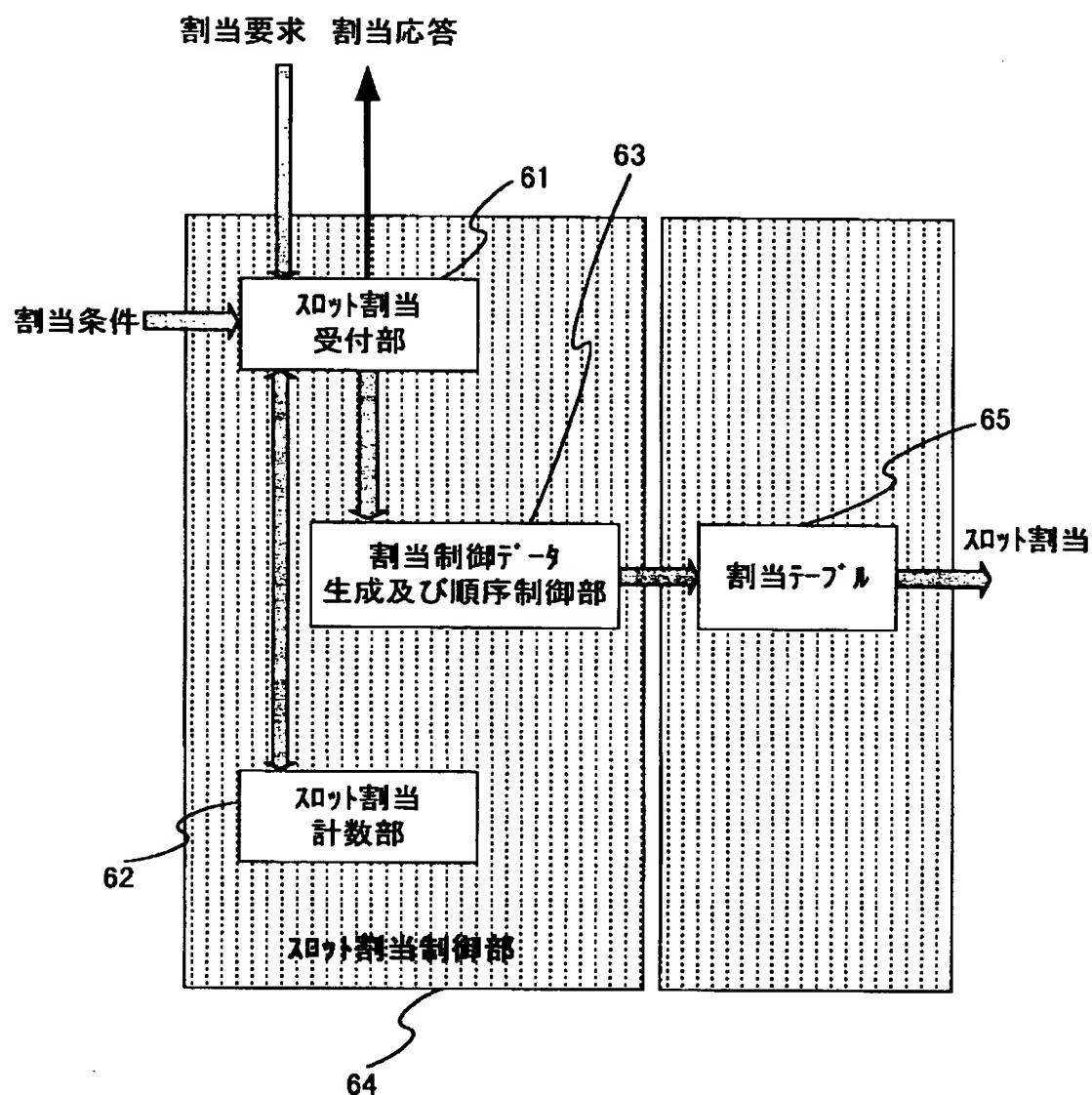
↓

タイプ	端末アドレス	通信モード	スロット先頭位置	スロット数	メモリアドレス	付随情報
▪						▪
▪						▪
▪						▪

【図5】



【図6】



【書類名】 要約書

【要約】

【課題】 スロット割当の順序制御構成をハードウェア化し高速処理を可能とする高速スロット割当方法及び方式を提供する。

【解決手段】 TDMA方式またはTDMA/TDD方式の無線基地局におけるスロット割当方式において、スロット割当要求に対してデータテーブル26およびポインタテーブル25による順序制御を行う。データテーブル26には、送受信データのスロットの割当要求時にスロットの割当制御データを生成して記憶し、ポインタテーブル25には前記割当制御データのアドレスのポインタ値を記憶し、送受信時及び端末局へのスロット割当情報生成時に前記ポインタテーブル25を参照してポインタ順に前記データテーブル26の割当制御データを読み出すことにより、送受信データの送受信の順序制御を行う。

【選択図】 図2

出願人履歴情報

識別番号 [000004237]

1. 変更年月日 1990年 8月29日
[変更理由] 新規登録
住 所 東京都港区芝五丁目7番1号
氏 名 日本電気株式会社